

1 Reaktionstester

Implementieren Sie einen Reaktionstester auf der Nexys2-Platine:

- a) Es soll einen Startknopf geben, nach dessen Druck der FPGA eine zufällige Zeitspanne zwischen 1 und 10 Sekunden warten soll. Hierzu benötigen Sie einen Zufallszahlengenerator.

Nichtdeterministische Verfahren zur Erzeugung von Zufallszahlen scheiden in FPGA-Hardware aus. Sie sollen einen deterministischen Zufallszahlengenerator, auch *Pseudo-random bit stream* (PRBS) Generator genannt, implementieren.

Pseudozufallszahlen können Sie über ein linear rückgekoppeltes Schieberegister (engl. *Linear Feedback Shift Register*, LFSR) mit geeignetem Generatorpolynom erzeugen. Initialisieren Sie das LFSR mit einem beliebigen Startwert.

- b) Die Zahlenfolge des PRBS definiert die Zeit, nach der für den Benutzer eine LED aktiviert und die Zeitnahme aktiviert wird. Der Benutzer soll dann reagieren und wiederum den Knopf drücken, um die Zeitnahme zu stoppen.

Die Reaktionszeit soll in Tausendstelsekunden auf der Siebensegmentanzeige ausgegeben werden. Ein erneuter Knopfdruck soll den nächsten Test starten.

Wie schnell können Sie reagieren?